Al sham University
Faculty of Informatic

جامعة الشام الخاصة
كلية الهندسة المعلوماتية

الذاكرة وكيفية ربطها مع المعالج:

أساسيات الذواكر المصنعة من أنصاف النواقل:

مصطلحات في الذواكر

- **سعة الذاكرة :** هو عدد البتات bits التي تستطيع الذاكرة تخزينها ووحداتها GB , MB , KB
- **تنظيم الذاكرة :** تنظم الذواكر بعدد المواقع الموجودة داخلها وكل موقع يحتوي على bits أو 4 bits أو 8bitsأو 0000حسب التصميم الداخلي لها ، وعدد البتات التي يحتويها كل موقع تساوي الى عدد أرجل المعطيات في الشريحة (الذاكرة) و بالتالي كل ذاكرة تحتوي على 2^N موقعا حيثn عدد أرجل العناوين على الذاكرة ويحتوي كل موقع على y بت و التي تمثل أرجل المعطيات على الشريحة . وتعطى السعة الكلية للشريحة بالمقدار $2^n.y$
- **السرعة :** وتمثل زمن وصول المعطيات إليها أو زمن أخذ المعطيات منها ، ويعبر عنها بزمن الوصول access time وهي من رتبة ns .

أنواع الذواكر :

- ذاكرة القراءة(ROM) (الذاكرة الدائمة) وهي الذاكرة التي لا تفقد المعطيات عند انقطاع التغذية الكهربائية ولها عدة أنواع منها :
- PROM , EPROM, EEPROM , FLASH EPROM, MASK EPROM
- **ذاكرةROM القابلة للبرمجة PROGRAMMBLE, PROM:**
- وهي ذاكرة قابلة للبرمجة لمرة واحدة فقط .

مثال

- لدينا ذاكرة مؤلفة من 12 رجل عنونه و4 رجل معطيات أوجد 1- التنظيم 2- السعة
- الحل : سعة الذاكرة 4096= 2 موقع وكل موقع مكون من4BITS و بالتالي تنظيم الذاكرة هو 4×4096 أي 4kx4
- وبالتالي سعتها (16KBITS)

مثال:

- لدينا ذاكرة سعتها 512K لها 8 أرجل معطيات أوجد :التنظيم عدد أرجل العناوين
- الحل: لايجاد عدد المواقع512K/8=64KBوبالتالي تنظيم الذاكرة هو 64Kx8تمتلك هذه الشريحة 16 خط عنونه .
- خط16= 6+10=64 lg2 64k=10+ Lg2

مثال:

- أوجد عدد أرجل المعطيات وكذلك العناوين للشريحة 128k والتي تنظيمها 16kx8
- الحل: ان عدد أرجل العناوين هو 16k=14 lg2 ولها 8 أرجل معطيات.

الذاكرة القابلة لاعادة البرمجة EPROM erasable :

- وهي ذاكرةROM إلا أنها قابلة للبرمجة لأكثر من مرة ولبرمجة هذا النوع من الذواكر يجب اتباع الخطوات التالية :
- محي البرنامج السابق بتعريض الشريحة إلى الأشعة فوق البنفسجية لمدة 15-20 دقيقة بعد نزعها من مكانها على لوحة النظام ووضعها في جهاز المحي .
- إدخال البرنامج الجديد بوضع الشريحة الذاكرية على جهاز البرمجة.
- إعادة الشريحة ثانية إلى موقعها على لوحة النظام.

الذاكرة القابلة للبرمجة والمحي كهربائياًE E P ROM:

- وهي نفس E P ROM إلا أنها يمكن محيها كهربائياً وبزمن قصير جداً وإمكانية الحذف على مستوى البايت فقط على عكس E P ROM التي يمكن محيها كلها.
- ويمكن محيها وبرمجتها وهي على لوحة النظام دون نزعها .

ذاكرة الومضة FLASH Memory :

- وتمتاز هذه الذواكر بإمكانية الحذف السريع لكامل محتواها وبزمن أقل من ثانية واحدة ولا يمكن المحي على مستوى البايت كما في E E P ROM بل على مستوى الكتلة.

ويمكن برمجتها وهي متوضعة على لوحة النظام وتستخدم في تحديث ذواكرBIOSROM

الذاكرة الثابتةMASK ROM (غير قابلة للبرمجة):

- وهي الذواكر المبرمجة من قبل المصنع فقط ولا يمكن برمجتها من قبل المستخدم وهي أرخص أنواع الذواكر ROM

ذاكرة الوصول العشوائي Random access Memory : RAM

- وهي ذاكرة قابلة للمحي وانقطاع التيار الكهربائي عنها يؤدي إلى ضياع المعلومات المخزنة عليه ولها عدة أنواع منها SRAM وDRAM
- **الذاكرة الستاتيلية SRAM :**
- وتعتمد التصنيع على قلابات FF (FLIP-FLOP) لتخزين المعطيات وهي ذات حجم كبير لكونها نحتاج لحفظ 1bit إلى 6 ترانزستور وتستخدم في ذواكرCade .

الذواكر الديناميكية DRAM :

- تعتمد تقنية التصنيع على المكثفات ونحتاج مكثفة واحدة لكل 1bit وهي ذات حجم صغير وتحتاج إلى عملية إنعاش دائمة بسبب اعتمادها على المكثفات في عملية التخزين
- محاسنها: سعة عالية – كلفة منخفضة – استطاعة مستهلكة أقل من SRAM
- مساوئها: تحتاج إلى عملية إنعاش دوري- لا يمكنها تمرير المعطيات أثناء عملية الإنعاش
- **ملاحظة:**إن سعة الذاكرة هي ب bit فعندما نقول 1m نعني 1mbيعني واحد ميغابت، بينما عندما نتحدث عن الذواكر ضمن نظام حاسوبي فإن الوحدة تعني بايت byte يعني 1m يعني 1mb ميغابت .

تجميع الذواكر الديناميكية:

- مشكلة الذواكر الديناميكية هي تجميع عدد كبير من الخلايا ضمن شريحة واحدة بنفس عدد الأرجل العنونه مثلاً الشريحة ذات السعة 64kb مرتبة على الشكل 64k×1 لها 16 خط عنونه وخط معطيات وحيد .
- ولتقليل عدد أرجل العنونه نستخدم التوزيع و التجميع Multiplexing and demultiplexing
- حيث تقسم العناوين إلى قسمين ونرسل على نفس الأرجل وبالتالي يخفض عدد أرجل العنونه إلى النصف وتقسم البنية الداخلية للذاكرة إلى قسمين صفوف وأعمدة column row

- ففي حالة الذاكرة 64k×1 يتم التقاط القسم الأول من العناوين داخل الشريحة بتفعيل الرجلRAS (ROW ADDRESS STROBE)وإرسال العناوين على الأرجل الثمانيةA_0 _ A_7

وبعد ذلك يتم إرسال القسم الثاني من العناوين على نفس الأرجل بتفعيل الخط CAS (COLUMN ADDRESS STROBE)والتقاط النصف الثاني من العناوين وبهذا نكون استخدمنا 8 أرجل للعنونه ورجل RAS وCAS أي 10 بدلاً من 16 وبذلك يمكن القول للحصول على معطيات من D RAM يجب الحصول على عنوان الصف وعنوان العمود .

تنظيم الذاكرة D RAM :

- إن أغلب ذواكر D RAM هي 1× أو 4×
- مثال: DRAM 256K×1 فهي تحتوي على ثمان أرجل للعنونه A_0 _ A_7 ورجل RAS وCAS و DIN وDOUT وVCC وGND وخط تمكين الكتابة WE
- مثال : بين التنظيم المحتمل وعدد أرجل العنونه لكل من :
-) شريحة D RAM 256K
-) شريحة D RAM 1M
- الحل: يمكن أن تكون موزعة بالشكل 64K×4 أو 256K×1 في الحالة الأولى لها 16 بت عنونه لعنونه مواقع الذاكرة 64K وكل موقع يحتوي على 4 خلايا لذلك فهي تحتوي أرجل معطيات و8 أرجل عناوين A_0 –A_7 وRAS وCAS وVCC وGND و RIW أما الحالة الثانية 256K×1 فإن عدد المواقع هو 256K وكل موقع يحتوي على بتاً واحداً وبالتالي يعنون كل بت بعنوان مكون من 18 bit A_0-A_{17} لكن الشريحة لها فقط الأرجل A_0-A_8 وRAS وCAS
-) الشريحة 1 M يمكن أن تكون 256K×4 أو 1M×1
- الحالة 1M×1 تعنون ZOBIT ولها 10 أرجل عنونه A_0-A_9 وبت معطيات وحيد CAS وRAS
- الحالة الثانية 256K×4 لها 18 BIT عنونه وتملك 9 أرجل عنونه
- A_0-A_8 و4 أرجل معطيات بالإضافة إلى CAS وRAS

طرق العنونه:

- يقدم المعالج العنوان المطلوب وتقوم دارة تفكيك الشيفرة بتحديد موقع البتات
- تمتلك شرائح الذاكرة رجلاً تسمى CS (CHIP SELECT) وتسمى أحياناً CE
- نوصل إشارة التحكم MEMK إلىRD للذاكرة وMEMW إلى الرجل WR وبالتالي للقراءة من الذاكرة أو الكتابة فيها يجب تفعيل كلاً من RD و WR وCS

استخدام البوابات المنطقية لتفكيك الشيفرة

- إن استخدام بواباتNAND الفعالة عند Oعندما تكونCS فعالة عند الصفر وتستخدم دارات AND الفعالة عند1 عندما تكون CS فعالة عند 1.

مثال: A_{19}-A_{14}= OOOO11

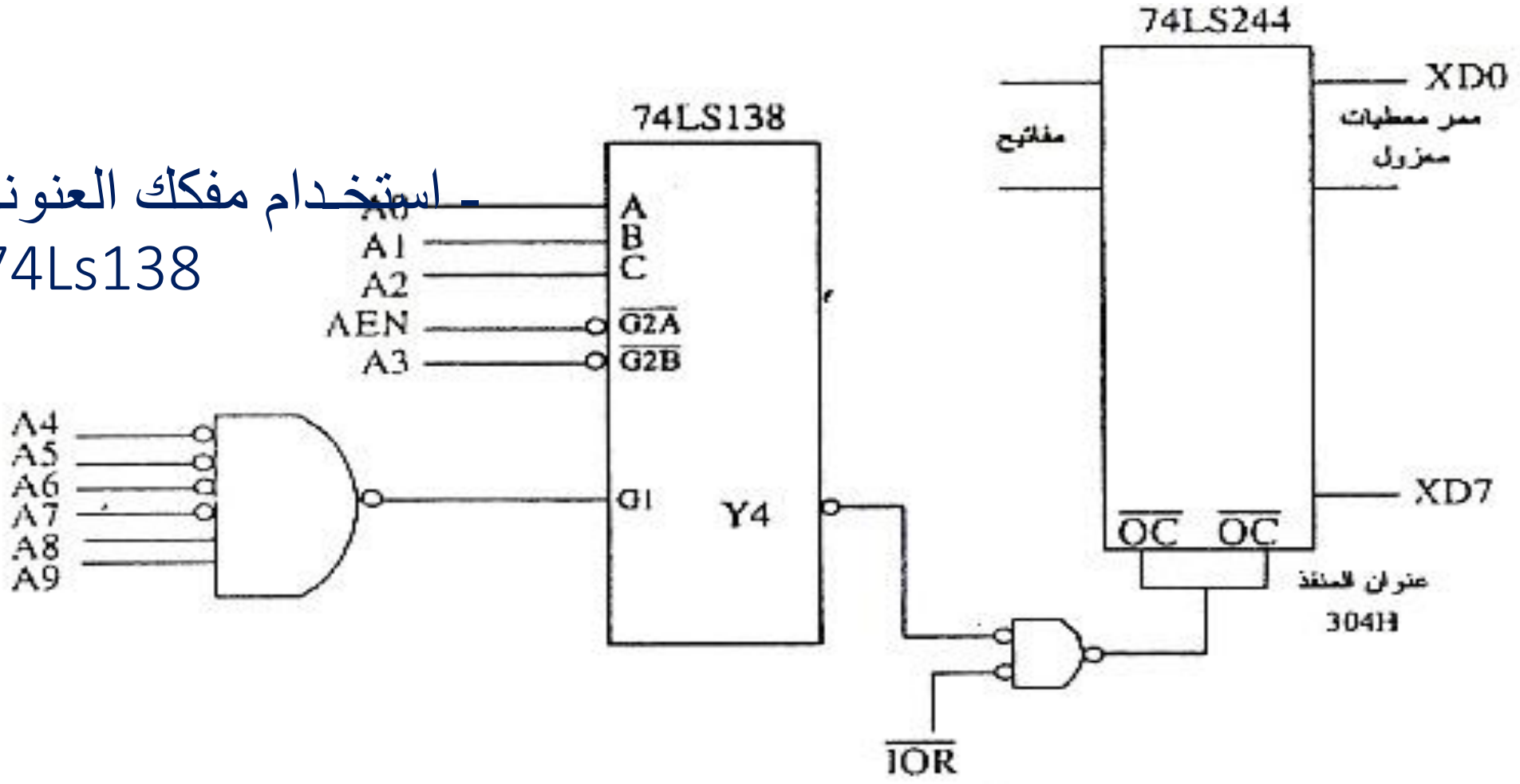
- مستخدمة لتحقيق اختيار الشريحة وبالتالي فإن مجال العنونه للذاكرة يكون من OCOOOH – OFFFFH
-

استخدام الدارة74LS138 :

- تستخدم الدارة 74LS138 في تفكيك العنونه وهي مكونة من ثلاثة مداخل A,B,C ولها 8 مخارج Y_O-Y_7 فعالة عندO وكل مخرج يمكن ربطه مع CS لشريحة ذاكرة وبالتالي يمكن التحكم باختيار 8 شرائح ذاكرية ويعتمد الخرج الفعال على المداخل A,B,C .

كما أن للشريحة 74LS138 ثلاثة مداخل إضافية هي G1 و G_2B وg_2a وفي حالة كون أحد المداخل الثلاثة غير موصول مع خطوط العنونه يوصل مع إشارات التحكم ويجب تفعيلها باستمرار بوصلها إما مع VCC أو GND حسب المستوى الفعال للمدخل

- استخدام مفكك العنونة 74Ls138



مثال: احسب مجال العنونه للمخارج y_2 وy_4 وy_7

- الحل: مجال العنونه ل y_2 هو: E8OOOH - EBFFFH
- A19 A18 A17 A16 A15 A14 A2 A1 AO
- من 1 1 1 O 1 O O O O
- إلى 1 1 1 O 1 O 1 1 1
- مجال العنونه ل Y4 هو من F3FFFH – FOOOOH
- A19 A18 A17 A16 A15 A14 A2 A1 AO
- من 1 1 1 1 O O O O O
- إلى 1 1 1 1 O O 1 1 1
-
- مجال العنونه لy7 هو من FFFFFH - FCOOOH

مخطط الذاكرة فى الحواسيب الشخصية IBM :

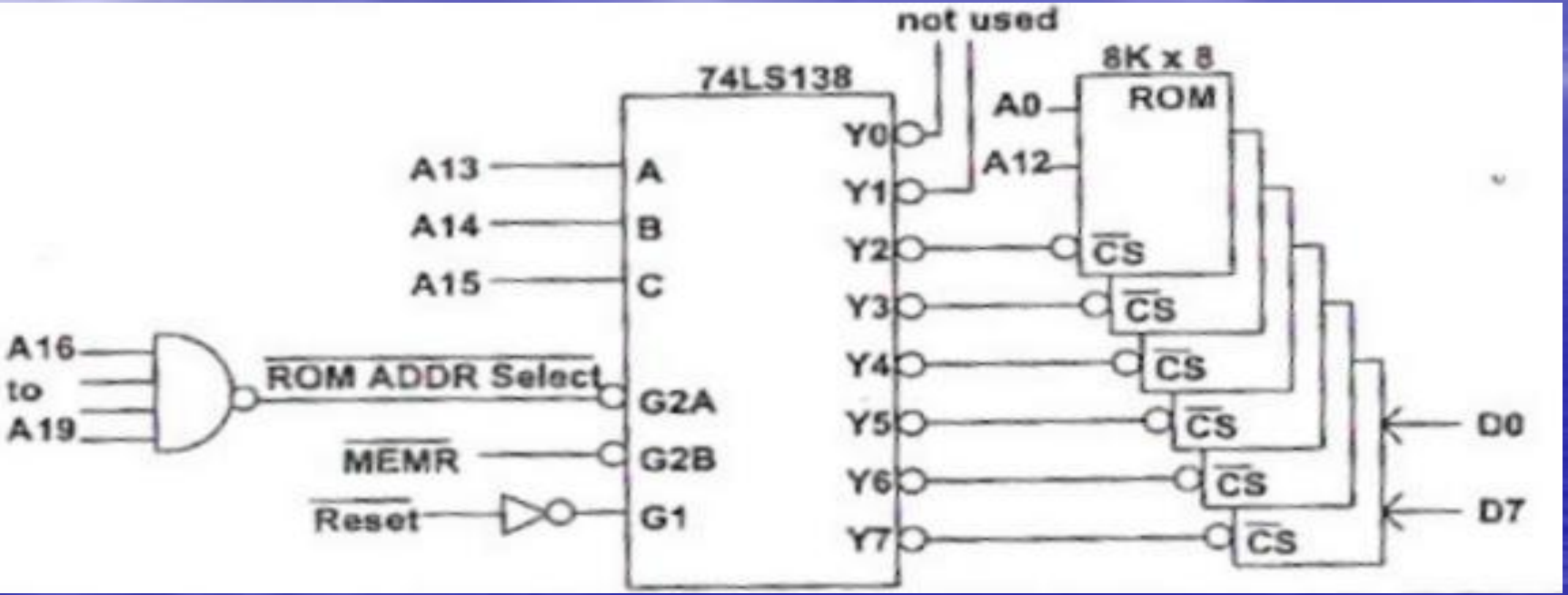
- تمتلك المعالجات8086 20 خطاً للعنونه في النمط الحقيقي ويمكنها عنونه ذاكرة سعتها 1M فكيف يتم تقسيم هذه العناوين وما هي سعة الذاكرة ROM و RAM ؟
- قرر مصممو الحواسيب الشخصية لشركة IBM حجز مساحةKB640 للذاكرة RAM و K 128 لبطاقة الشاشةVIDEO DISPLAY وK256 لذاكرة ROM
- وتعنون خطوط العنونه AO-A19 المجال من FFFFFH - OOOOOHكما هو مبين بالشكل :

F F F F F 0 0 0 0 0	ROM 256 K
B F F F F A 0 0 0 0	VDR 128 K
9 F F F F 0 0 0 0 0	RAM 640 K

مثال

- : يبين الشكل عنونه الذاكرة ROM في حاسب XT بين مجال عنونه كل من الذواكر المرتبطة بالمخارج Y2 وy6 وy7

- يبين الشكل نظام ذاكرة مكون من 6 شرائح 8 K* 8 ROM



الحل

- مجال عنونه الشريحة المرتبطة بالمخرج y7
- A19 A18 A17 A16 A15 A14 A13 A12 A2 A1 AO
- من1 1 1 1 1 1 1 O O O O
- إلى 1 1 1 1 1 1 1 1 1 1 1
- من FEOOO - FFFFFH
- وللشريحة المرتبطة بالمخرج Y6 بنفس الطريقةFDFFFH - FCOOO
- ومن أجل Y2 F9FFF - F8OOO
- Y1 F7FFF - F6OOO
- YO FSFFF - F4OOO
- Y3 FBFFF - FAOOO
- **<u>سلامة المعطيات في الذاكرة ROM:</u>**

تشكيلات الذاكرة RAM المحتملة

- تمتلك بعض الحواسيب بنكاً واحداً (256 K ×1) 9 شرائح أو 4 بنوك 64 K×1 (36) شريحة ، وبما أن المعالج 8086 له 20 خط عنونه A0-A19 ويتصل 16 خط مع الذواكرDRAM بواسطة المجمعات أما الخطوط A16-A19
- فتستخدم لاختيار 10 بنوك من أصل 16 وذلك لأن عنوان الذاكرة RAM لا يمكن أن يزيد عن 9FFFF(640 K)